
【54】名稱：低耗能排程方法及使用該方法之系統晶片

【21】申請案號：093128573

【22】申請日：中華民國93(2004)年9月21日

【72】發明人：林永嘉 LIN, YUNG CHIA；游逸平 YU, YI PING；黃崇文 HUANG, CHUNG WEN；李政崑 LEE, JENQ KUEN

【71】申請人：國立清華大學 NATIONAL TSING HUA UNIVERSITY
新竹市光復路2段101號

【74】代理人：憚軼群；陳文郎

1

2

[57]申請專利範圍：

1. 一種低耗能排程方法，係對於一系統晶片上欲執行之複數工作進行排程，該系統晶片具有複數處理元件及複數協同處理元件，該等工作係在該等處理元件及該等協同處理元件上執行，該方法包含下述步驟：
(A) 設定該等協同處理元件為最大耗能狀態之條件下，先將各該工作在該等處理元件上進行初步之排程；
(B) 建立該等處理元件及該等協同處

理元件之間的一分析模式，並以該分析模式估算該等工作在該等處理元件及該等協同處理元件之時間參數；

5. (C) 以該分析模式估計各工作在該等協同處理元件上之最低耗能及時序關係；

(D) 計算出在該等處理元件上之排程結果；及

10. (E) 分析其排程結果是否達到穩定狀

態，若否則持續以交互循環的方式重複步驟(C)及步驟(D)直至排程結果達到穩定狀態。

2. 依據申請專利範圍第1項所述之低耗能排程方法，其中，在步驟(B)中，該分析模式估算之時間參數係該等工作分別在各處理元件及各協同處理元件的處理時間。
3. 依據申請專利範圍第1項所述之低耗能排程方法，其中，在步驟(A)中，各該工作在該等處理元件上所進行初步之排程係以先進先出方式分配至各該處理元件作處理。
4. 一種可以執行低耗能排程之電腦可讀取之記錄媒體，包含複數可供一電腦載入以執行如申請專利範圍第1項所述之方法的電腦程式碼。
5. 一種低耗能排程方法，係對於一系統晶片上欲執行之複數工作進行排程，該系統晶片具有複數處理元件及複數協同處理元件，該等工作係在該等處理元件及該等協同處理元件上執行，該系統晶片具有一排程器、一資源分配模組、一電源管理模組、複數處理元件及複數協同處理元件，該方法包含下述步驟：
 - (A) 該排程器以該等處理元件及該等協同處理元件之時間參數，將複數給定的工作在該等處理元件及該等協同處理元件加以分析，並得到所需最低耗能之排序；
 - (B) 該排程器將排序之結果交由該資源分配模組，並進行各工作於該等處理元件及該等協同處理元件之排程；及
 - (C) 由該電源管理模組進行各工作在該等處理元件及該等協同處理元件上的動態電壓管理配置。
6. 依據申請專利範圍第5項所述之低耗能排程方法，其中，該排程器係以

多次交互循環分析求得該等處理元件及該等協同處理元件所需最低耗能之排序。

7. 一種可以執行低耗能排程之電腦可讀取之記錄媒體，包含複數可供一電腦載入以執行如申請專利範圍第5項所述之方法的電腦程式碼。
 8. 一種可以執行低耗能排程之系統晶片，具有：
 10. 複數處理元件，用以執行複數工作之主要運算；
 - 複數協同處理元件，具有至少一匯流排，用以將該等工作之資料流傳遞予該等處理元件；及
 15. 一主要控制單元，具有一排程器、一資源分配模組及一電壓管理模組，該排程器用以分析該等處理元件及該等協同處理元件之時間參數對該等工作進行排程，該資源分配模組用以調配各工作於該等處理元件及該等協同處理元件，及該電壓管理模組用以在該等處理元件及該等協同處理元件上進行動態電壓管理配置。
 9. 依據申請專利範圍第8項所述之可以執行低耗能排程之系統晶片，其中，該排程器係以多次交互循環分析求得該等處理元件及該等協同處理元件所需最低耗能之排序。
 10. 依據申請專利範圍第8項所述之可以執行低耗能排程之系統晶片，其中，該等協同處理元件係包括至少一匯流排或至少一通道。
- 圖式簡單說明：
35. 圖1 是一電路方塊圖，說明應用本發明低耗能排程方法的系統晶片具有的各元件；
 - 圖2 是一流程圖，說明在系統晶片之中各元件如何對於各工作進行排程分析及處理；

圖 3 是一流程圖，說明本發明低耗能排程方法的各步驟；及

明之低耗能排程方法排程後的處理元件的電壓分配結果。

圖 4 是一示意圖，說明經過本發

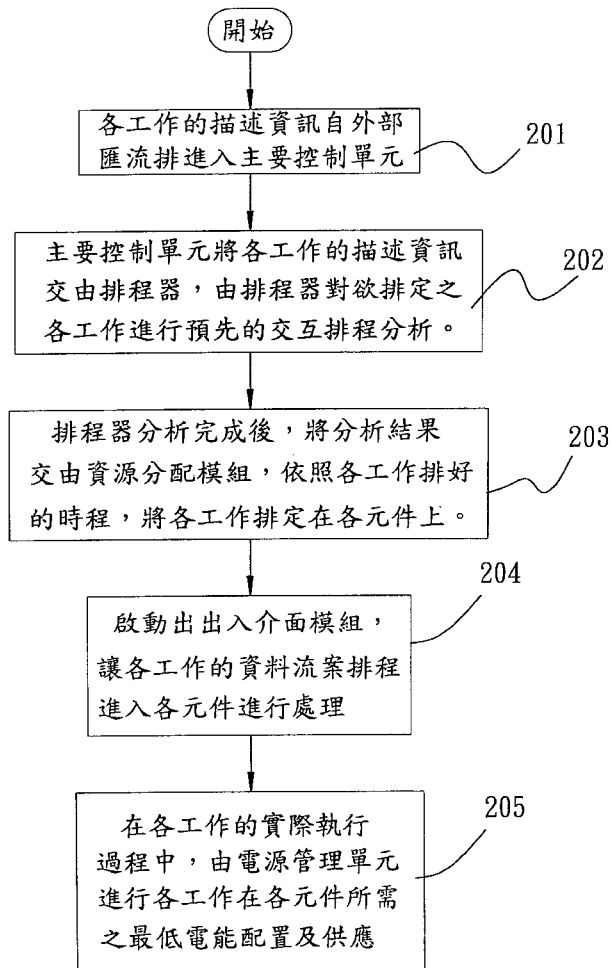


圖 2

(4)

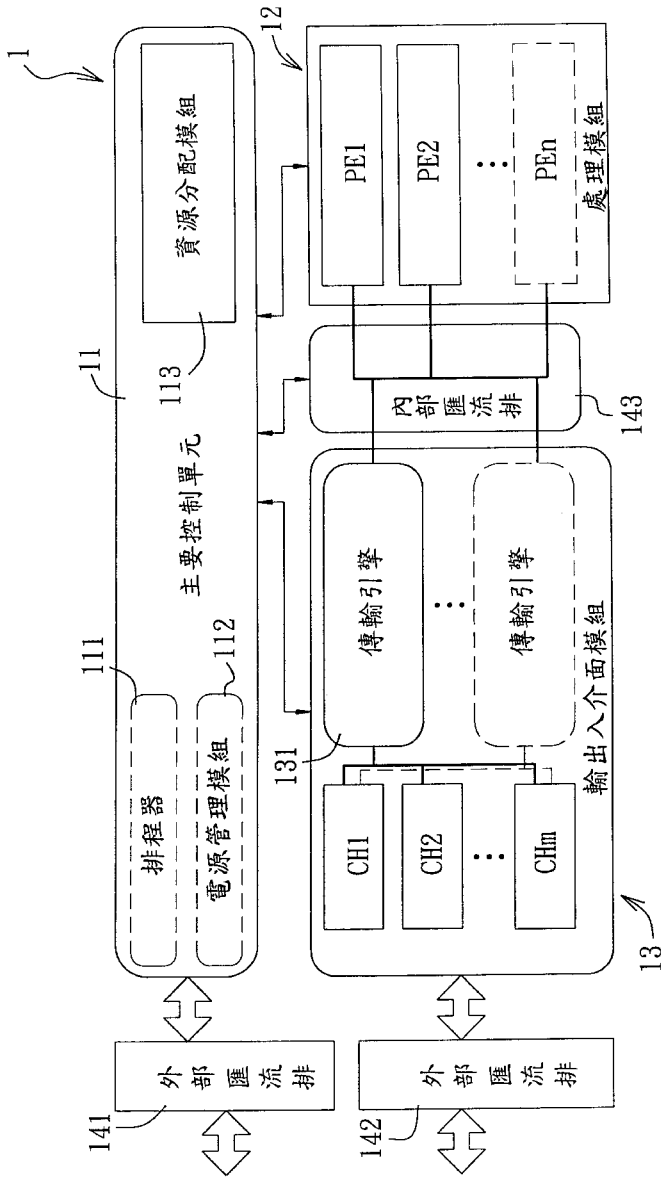


圖 1

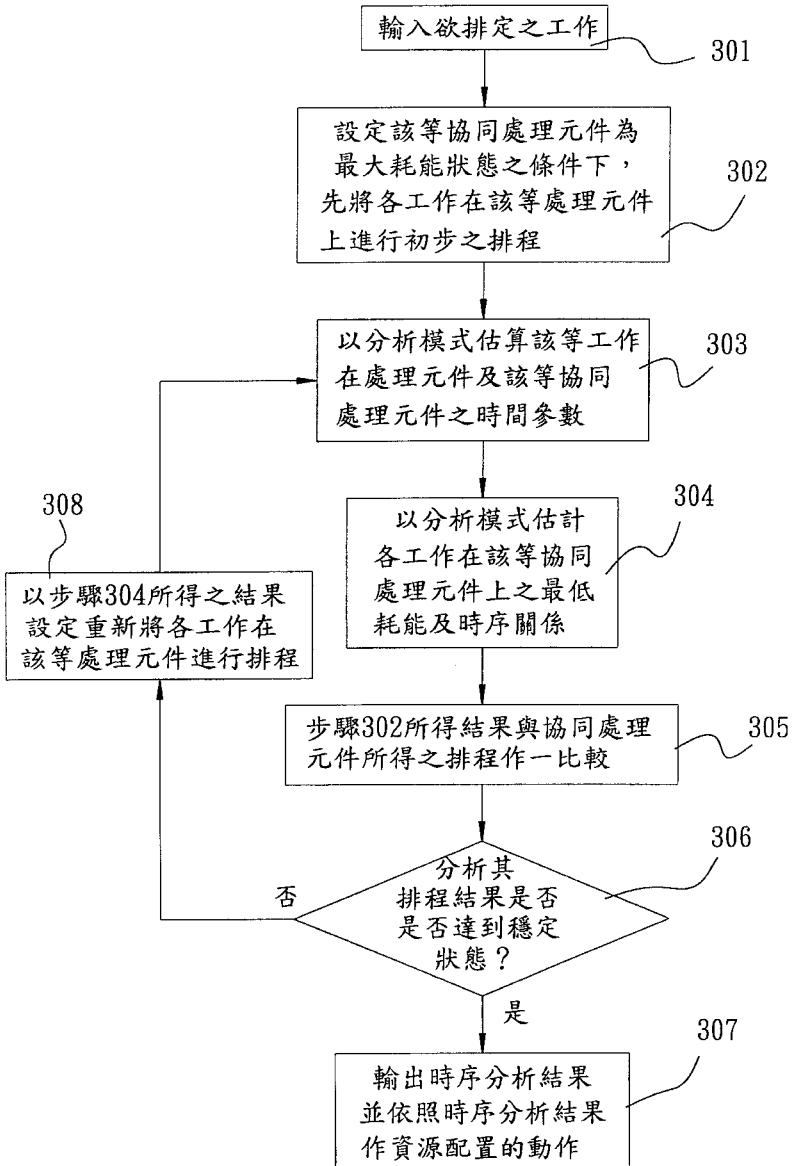


圖 3

(6)

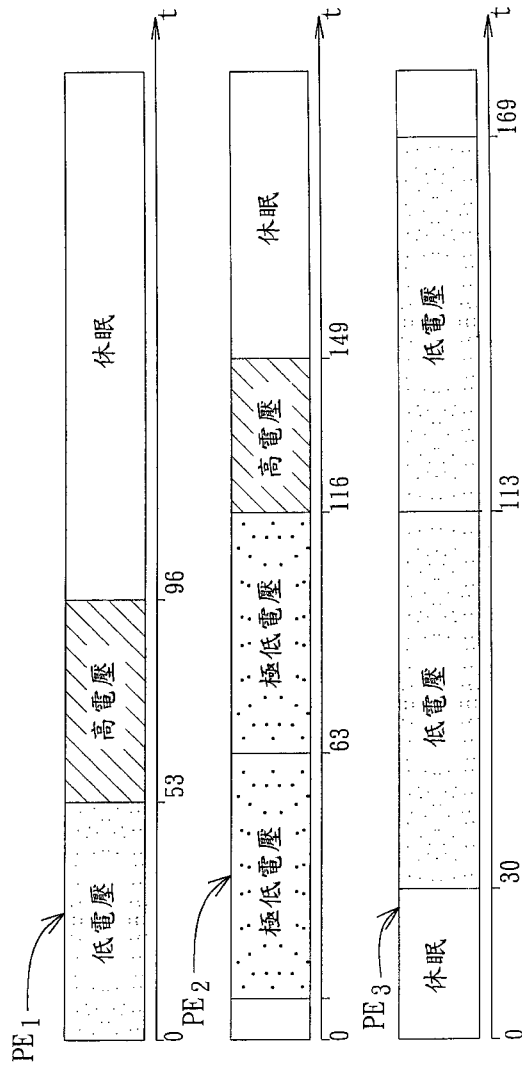


圖 4