

【11】證書號數：I221227

【45】公告日：中華民國 93 (2004) 年 09 月 21 日

【51】Int. Cl.<sup>7</sup>：G06F13/38

發明

全 6 頁

【54】名稱：系統組件的動態電壓排序方法

VARIABLE VOLTAGE SCHEDULING METHOD FOR SYSTEM COMPONENTS

【21】申請案號：091108157

【22】申請日期：中華民國 91 (2002) 年 04 月 19 日

【72】發明人：

李政崑

LEE JENQ-KUEN

游逸平

YI-PING YOU

吳琦

CHI WU

【71】申請人：

財團法人工業技術研究院

INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE

新竹縣竹東鎮中興路四段一九五號

【74】代理人：

1

2

[57]申請專利範圍：

1.一種系統組件的動態電壓排序方法，該系統具有至少一個組件以執行一程式，且其中具至少一可調整電壓組件，前述可調整電壓組件可工作於不同之系統可指定電壓準位，該方法主要包括下述之步驟：

(A)找出該程式之複數個並行視窗，每一並行視窗具有一視窗尺寸；

(B)計算每一並行視窗相對該系統之每一可調整電壓組件的利用率，而

獲致每一並行視窗對於該等可調整電壓組件之利用率比值；

(C)對於相鄰之兩並行視窗，如其利用率比值之相似率大於一第一預設值，則將該兩並行視窗合併為一新的並行視窗，並重新計算此新的並行視窗之利用率比值；

(D)對於相鄰之兩並行視窗，如其視窗尺寸之比值小於一第二預設值，則將該兩並行視窗合併為一新的並

行視窗，並以具有較大視窗尺寸之並行視窗之利用率比值為新的並行視窗之利用率比值；以及

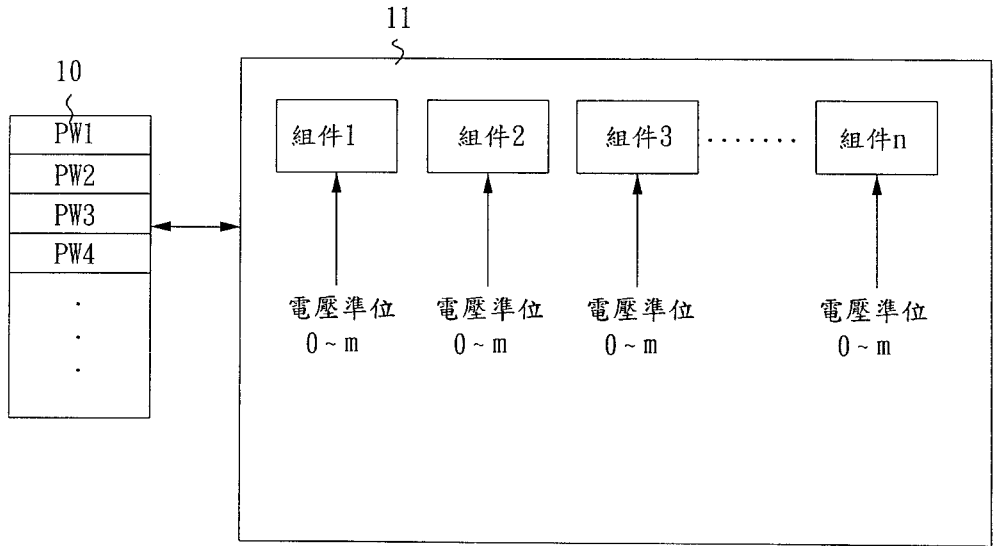
(E)依據合併後之每一並行視窗之利用率比值，指定每一可調整電壓組件之電壓準位。

- 2.如申請專利範圍第1項所述之方法，其中，於步驟(E)中，於每一並行視窗中，每一可調整電壓組件之所被指定之電壓準位為 $\text{int}(a1/b1)*c1$ ，當中， $\text{int}()$ 代表整數值函數， $a1$ 代表每一前述可調整電壓組件之利用率， $b1$ 代表該並行視窗中之最大利用率， $c1$ 代表該系統可指定之電壓準位。
- 3.如申請專利範圍第2項所述之方法，其更包含一步驟以檢查該等可調整電壓組件在所指定之電壓準位執行該等並行視窗所需之時間，如該時間小於一預設之時間限制值，則選擇一並行視窗並將該系統可指定之電壓準位降低一階，再於該並行視窗中，重行計算每一可調整電壓組件之所被指定之電壓準位。
- 4.如申請專利範圍第1項所述之方法，其中，於步驟(C)中，該兩並行視窗之之利用率比值的相似率為 $\{(X_1/Y_1+X_2/Y_2+X_3/Y_3+\dots+X_n/Y_n)*Y_1/X_1\}/n$ ，當中，第一並行視窗之利用率比值 $r_1=X_1:X_2:X_3:\dots:X_n$ ，第二並行視窗之利用率比值 $r_2=Y_1:Y_2:Y_3:\dots:Y_n$ ， $X_i$ 表示在第一並行視窗中第*i*個可調整電壓組件之使用率， $Y_i$ 表示在第二並行視窗中第*i*個可調整電壓組件之使用率，而*n*為系統中所可調整之可調整電壓組件個數。
- 5.如申請專利範圍第1項所述之方法，

其中，於步驟(D)中，兩並行視窗之視窗尺寸的比值係為 $\min(ws_1, ws_2)/\max(ws_1, ws_2)$ ，當中， $\min()$ 代表最小值函數， $\max()$ 代表最大值函數， $ws_1$ 及 $ws_2$ 分別為該兩並行視窗之視窗尺寸。

5. 5.如申請專利範圍第1項所述之方法，其中，步驟(A)係於該程式中區分出複數個基本區塊(basic block)，並由該複數個基本區塊中分類出可以並行且不影響程式執行結果之指令，而以該等指令之集合作為一並行視窗。
- 6.如申請專利範圍第1項所述之方法，其中，於步驟(A)中，該並行視窗之視窗尺寸為其所包含之指令個數。
- 7.如申請專利範圍第1項所述之方法，其中，於步驟(C)及(D)中，合併後之並行視窗的尺寸為原兩並行視窗之尺寸相加。
10. 20.圖式簡單說明：  
第1圖：係本發明之系統架構圖。  
第2圖：係本發明實施例之指令與組件之對照表。  
第3圖：係本發明實施例之流程圖。  
第4圖：係本發明實施例中原始程式所分出之並行視窗之示意圖。
15. 30.第5圖：係本發明實施例中依並行視窗所建立之利用率對照表。  
第6圖：係本發明實施例中第一次合併後之並行視窗利用率對照表。  
第7圖：係本發明實施例中合併後之簡化並行視窗利用率對照表。  
第8圖：係本發明實施例之結果示意圖。
- 35.

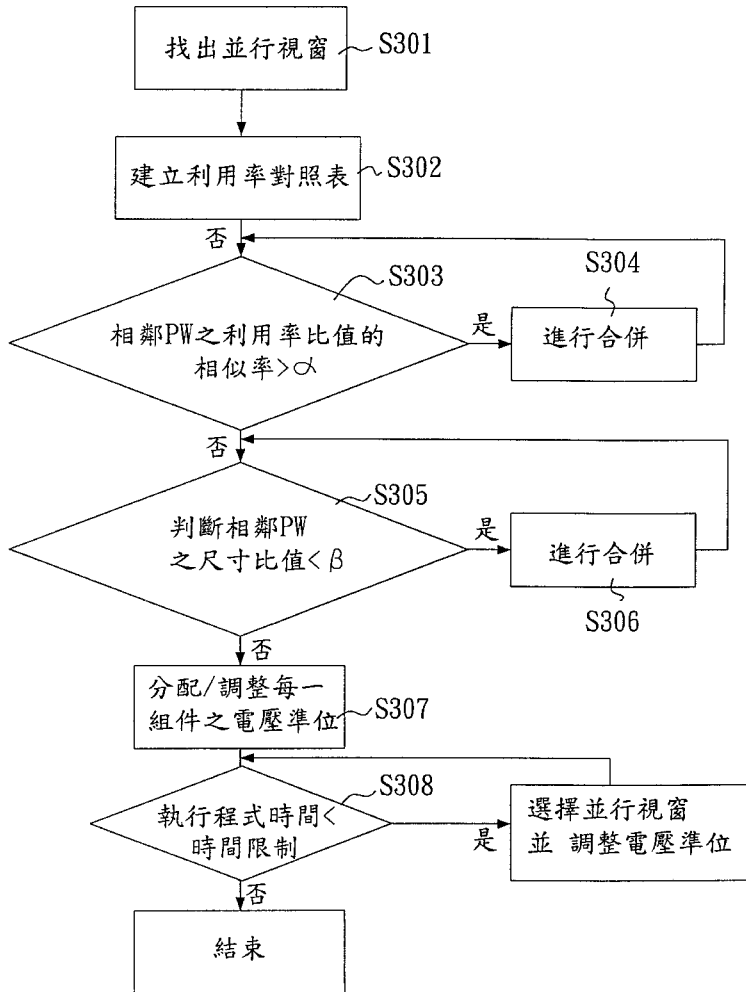
(3)



第 1 圖

指令	組件	執行時間及於電壓準位 3 之能源消耗	執行時間及於電壓準位 2 之能源消耗	執行時間及於電壓準位 1 之能源消耗	執行時間及於電壓準位 0 之能源消耗
I <sub>1</sub>	算術邏輯單元	2CC/50mW	3CC/24mW	4CC/11mW	∞/-
I <sub>2</sub>	乘法器	4CC/150mW	5CC/70mW	6CC/45mW	∞/-
I <sub>3</sub>	除法器	3CC/100mW	4CC/45mW	5CC/30mW	∞/-
I <sub>4</sub>	資料匯流排	1CC/25mW	2CC/12mW	3CC/7mW	∞/-
I <sub>5</sub>	算術邏輯單元	2CC/50mW	3CC/24mW	4CC/11mw	∞/-
I <sub>6</sub>	資料匯流排	1CC/25mW	2CC/12mW	3CC/7mW	∞/-
	其他	-	-	-	∞/-

第 2 圖



第 3 圖

(5)

$S_1: I_6$ $S_2: I_1$ $S_3: I_2$ $S_4: I_6$ $S_5: I_4$ $S_6: I_3$ $S_7: I_5$ $S_8: I_6$ $S_9: I_4$ $S_{10}: I_6$	$S_1: I_4$ $S_2: I_1$ $S_3: I_2$ $S_4: I_3$ $S_5: I_4$ $S_6: I_3$ $S_7: I_5$ $S_8: I_5$ $S_9: I_4$ $S_{10}: I_6$ $S_{11}: I_6$ $S_{12}: I_2$ $S_{13}: I_6$ $S_{14}: I_4$ $S_{15}: I_1$	$S_1: I_1$ $S_2: I_1$ $S_3: I_3$ $S_4: I_1$ $S_5: I_5$	$S_1: I_6$ $S_2: I_4$ $S_3: I_1$ $S_4: I_6$ $S_5: I_1$ $S_6: I_5$ $S_7: I_6$ $S_8: I_1$ $S_9: I_1$ $S_{10}: I_6$ $S_{11}: I_1$ $S_{12}: I_5$
$PW_1$	$PW_2$	$PW_3$	$PW_4$

第 4 圖

	$PW_1$	$PW_2$	$PW_3$	$PW_4$
算術邏輯單元(A)	2/10	4/10	4/10	7/10
乘法器(M)	1/10	2/10	X/10	X/10
除法器(D)	1/10	2/10	1/10	X/10
資料匯流排(B)	3/10	6/10	1/10	3/10
視窗尺寸	10	15	5	12
A:M:D:B 之比	2:1:1:3	2:1:1:3	4:X:1:1	7:X:X:3

第 5 圖

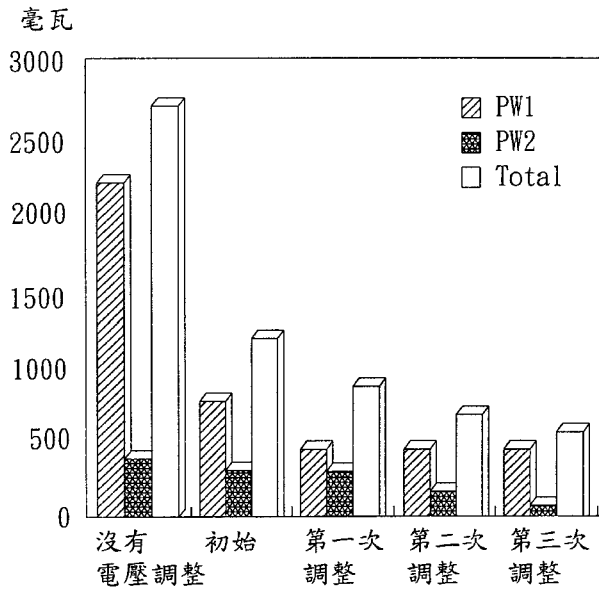
(6)

	PW <sub>1</sub>	PW <sub>2</sub>	PW <sub>3</sub>
算術邏輯單元(A)	6	4	7
乘法器(M)	3	X	X
除法器(D)	3	1	X
資料匯流排(B)	9	1	3
視窗尺寸	25	5	12
A:M:D:B 之比	2:1:1:3	4:X:1:1	7:X:X:3

第 6 圖

	PW <sub>1</sub>	PW <sub>2</sub>
算術邏輯單元 (A)	2	7
乘法器(M)	1	X
除法器(D)	1	X
資料匯流排 (B)	3	3
視窗尺寸	30	12
A:M:D:B 之比	2:1:1:3	7:X:X:3

第 7 圖



第 8 圖